

IDS P15 Item # 2

PAT-NO: JP409036504A

DOCUMENT-IDENTIFIER: JP 09036504 A

TITLE: WIRING STRUCTURE OF SIGNAL TRANSMITTING LINE OF
PRINTED
BOARD

PUBN-DATE: February 7, 1997

INVENTOR-INFORMATION:

NAME
KOBAYASHI, TAKESHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
OKI ELECTRIC IND CO LTD	N/A

APPL-NO: JP07183881

APPL-DATE: July 20, 1995

INT-CL (IPC): H05K001/02

ABSTRACT:

PROBLEM TO BE SOLVED: To variably control the value of the specific impedance of a signal transmitting line and also to control the specific impedance at an arbitrary value using a common printed board by a method wherein a plurality of cut out parts are arranged on the power source solid layer located directly under the wiring pattern of a signal transmitting line and a ground solid layer.

SOLUTION: A plurality of cut parts 2 are positioned directly under a signal line 3, and the rectangular cut parts of $2.L <SB> 1 </SB>$ in longitudinal length,

at right angle to the travelling direction of the wiring pattern of the signal line 3, are provided at the arrangement interval $L<SB>3</SB>$ in the travelling direction of the wiring in the amount of the length of the wiring pattern on which the characteristic impedance of the signal line 3 is required.

Accordingly, the signal line 3 is alternately present on the section where a power source layer 1 is present directly under the travelling direction of the wiring pattern and on the section where the power source layer is present directly under it.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-36504

(43) 公開日 平成9年(1997)2月7日

(51) Int.Cl.
H05K 1/02

識別記号 庁内整理番号

F I
H05K 1/02

技術表示箇所

審査請求 未請求 請求項の数4 O.L (全 7 頁)

(21)出願番号 特願平7-183881
(22)出願日 平成7年(1995)7月20日

(71)出願人 000000295
沖電気工業株式会社
東京都港区虎ノ門1丁目7番12号

(72)発明者 小林 剛
東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

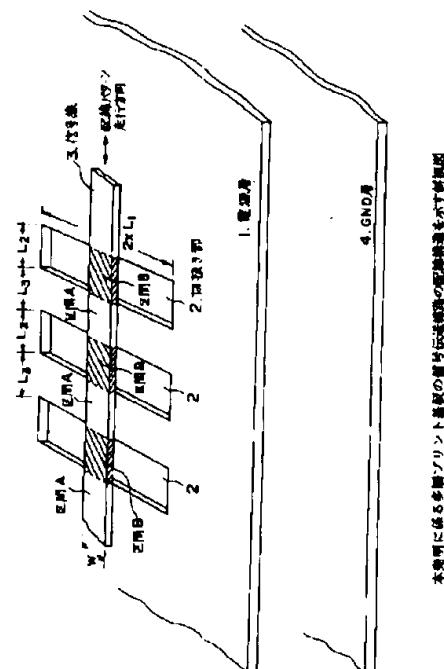
(74)代理人 弁理士 佐々木 宗治 (外3名)

(54) [発明の名称] プリント基板の信号伝送線路の配線構造

(57) 【要約】

【課題】 共通のプリント基板を用いて 仕様に応じて 信号伝送線路の特性インピーダンスを任意な値に、例えば 50~70Ω としたり、または 100Ω としたり可変制御できるプリント基板の信号伝送線路の配線構造。

【解決手段】プリント基板の基板平面全面に電源ベタ層1又はグランドベタ層4を有するプリント基板の信号伝送線路3の配線構造において、前記信号伝送線路3の配線バターンの真下に位置する前記電源ベタ層1又はグランドベタ層4の部分に、所定の形状及び大きさの切抜き部2を所定の間隔13で複数個配列することにより、前記信号伝送線路3の特性インピーダンスの値を可変制御するプリント基板の信号伝送線路の配線構造。



1

【特許請求の範囲】

【請求項1】プリント基板の基板平面全面に電源ベタ層又はグランドベタ層を有するプリント基板の信号伝送線路の配線構造において、

前記信号伝送線路の配線パターンの真下に位置する前記電源ベタ層又はグランドベタ層の部分に、所定の形状及び大きさの切抜き部を所定の間隔で複数個配列することにより、前記信号伝送線路の特性インピーダンスの値を可変制御することを特徴とするプリント基板の信号伝送線路の配線構造。

【請求項2】多層プリント基板内の基板平面全面に電源ベタ層及びグランドベタ層を有するプリント基板の信号伝送線路の配線構造において

前記信号伝送線路の配線パターンの真下に位置する前記電源ベタ層又はグランドベタ層の部分に、所定の形状及び大きさの切抜き部を所定の間隔で複数個配列することにより、前記信号伝送線路の特性インピーダンスの値を可変制御することを特徴とするプリント基板の信号伝送線路の配線構造。

【請求項3】前記電源ベタ層又はグランドベタ層に設ける切抜き部は、前記信号伝送線路の配線パターンの走行方向と直角にその長手方向を有する短冊形状とし、該短冊形状の長手方向は前記信号伝送線路の配線パターン幅の上下に所定の長さ t をそれぞれ加算した長さとし、前記短冊形状の幅及びその配列間隔を前記所定の長さ t とすることを特徴とする請求項1又は請求項2記載の信号伝送線路の配線構造。

【請求項4】前記切抜き部を形成する短冊形状の幅及びその配列間隔並びに信号伝送線路の配線パターン幅の上下にそれぞれ加算する所定の長さ t を 1センチメートル * 30

$$\epsilon_{re} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \cdot \sqrt{\frac{1}{1 + \frac{10h}{w}}} \quad \dots (1)$$

【0005】

※※【数2】

$$C = \frac{2\pi \cdot \epsilon_{re} \cdot \epsilon_0}{\epsilon_n \left(\frac{5.98h}{0.8w + t} \right)} \quad (F/m) \quad \dots (2)$$

【0006】

★40★【数3】

$$L = \frac{\mu_0}{2\pi} \cdot \epsilon_n \left(\frac{5.98h}{0.8w + t} \right) \quad (H/m) \quad \dots (3)$$

【0007】また前記式(2)、(3)で求めた分布容量 C と分布インダクタンス L の値を用いて、プリントパターン化された信号線3の特性インピーダンス Z_0 は次の式(1)で、また信号線3の単位距離当たりの信号遅延時間 T は次の式(5)で求めることができる。

【0008】

【数4】

$$Z_0 = \sqrt{\frac{L}{C}} \quad \dots (4)$$

【0009】

【数5】

$$T_d = \int \frac{1}{L \cdot C} \quad \dots (5)$$

合50

【0010】そして市販のパーソナルコンピュータ等の外部機器とのインターフェイス回路における信号線の特性インピーダンスは、通常 $50\sim70\Omega$ とする場合が多い。仕様等他の値の特性インピーダンスを求められる事もある。例えは、ANSI-X3.131-1986により規格化されているSCSI (Small Computer System Interface) 規格の適用される18本の信号線については、特性インピーダンスを 100Ω 、 10Ω 以内に設計する必要があった。

【0011】

【発明が解決しようとする課題】当初、 $50\sim70\Omega$ の特性インピーダンスとしてプリントパターン化された信号線のインピーダンスを 100Ω の程度まで変更させる従来の手法は、まず信号線のバターン幅wを小さくすることであるが、現在の高密度実装されるプリント基板のバターン幅は十分に細くなっている、 10Ω の特性インピーダンスを実現するには、製造可能な限界を越えて細くしない付はならないという問題があった。また特性インピーダンスの値を増加させる別の手法としては、多層プリント基板における該電体の厚さを大きくすることであるが、 $50\sim70\Omega$ 用と 100Ω 用とに厚さの異なる2種類の多層プリント基板を使用するにはきわめて不経済である。また 100Ω 用の多層プリント基板を用いて $50\sim70\Omega$ の信号線に変更するためには、信号線のバターン幅を大きくする必要があり、配線密度が低下するという問題があった。

【0012】従って共通のプリント基板を用いて、仕様に応じて、プリントパターン化された信号伝送線路の特性インピーダンスを $50\sim70\Omega$ としたり、または 100Ω としたり可変制御できるプリント基板の信号伝送線路の配線構造が求められていた。

【0013】

【課題を解決するための手段】本発明に係るプリント基板の信号伝送線路の配線構造は、プリント基板の基板平面全面に電源層又はグラント層を有するプリント基板の信号伝送線路の配線構造において、前記信号伝送線路の配線パターンの真下に位置する前記電源層又はグラント層の部分に、所定の形状及び大きさの切抜き部を所定の間隔で複数個配列することにより、前記信号伝送線路の特性インピーダンスの値を可変制御することができるものである。従って共通のプリント基板を用いて、仕様に応じて、プリントパターン化された信号伝送線路の特性インピーダンスを任意の値に、例えは $50\sim70\Omega$ とすることも、また 100Ω とすることも可能となった。

【0014】

【発明が実施の形態】図1は本発明に係る多層プリント基板の信号伝送線路の配線構成を示す斜視図である。図1において、1は図4に示した多層プリント基板内の電

源層、2は所定の形状・大きさ及び間隔により信号線3の真下に位置する電源層1内的一部分を切抜いた複数個の切抜き部、3はバターン化された信号線、4は基板内のGND層である。図4の説電体の表示は省略している。図1における前記複数個の切抜き部には、それぞれ信号線3の真下に位置し、信号線3の配線パターン走行方向と直角方向にその長手方向の長さ $2\cdotL_1$ （この例では $2\cdot1\text{cm}$ ）、幅 1 （この例では 1cm ）の矩形形の切抜き部を一列配列している（この例では 1cm ）で信号線3の特性インピーダンスの制御を要する配線パターン長さ分だけその走行方向に設けられる。従って信号線3は、その配線パターンの走行方向に、真下に電源層1の存在する区間（これを区間Aと称する）と、真下に電源層1の存在しない区間（これを区間Bと称し、図1のハーフングされた区間である）とが交互に存在することになる。

【0015】図2は図1の信号線3の区間A、Bにおける分布容量を説明する図であり、両区間における多層プリント基板の断面構造を示している。図2の（a）及び（b）において、信号線3のバターン幅wは 1.2mm 、そのバターン厚さ t は $0.5\mu\text{m}$ 、信号線3と電源層1との間隔は 0.2mm 、信号線3とGND層4との間隔は 1.2mm 、比導電率 σ は $4\cdot8$ として、前記式（1）～（5）を用いて、両区間におけるそれぞれの値を算出してみた。

【0016】図2の（a）に示される区間Aにおいては、信号線3の真下には電源層1が存在するので、信号線3と電源層1との間の分布容量 C_A と分布インダクタンス L_A は、それぞれ $C_A = 0.866\text{ pF/cm}$ 、 $L_A = 4\cdot30\text{ nH/cm}$ となり、また特性インピーダンス Z_A と信号遅延時間 T_{DA} は、それぞれ $Z_A = 70\Omega$ 、 $T_{DA} = 0.061\text{ nS/cm}$ となる。なおここで、電源層1とGND層4とは、対向する2つの電極で、その間に説電体を有するコンデンサと考えられるから、大きな分布容量 C_A （通常 C_A の100倍以上の容量）を有する。そして2つの分布容量 C_A と C_B とは直列結合されてGND層4に接続されているので、信号線3とGND層4との間の分布容量もほぼ C_A と等しい。また伝送する交流信号に対しては電源層1とGND層4とは、ほぼ同電位とみなせるので、GND層4に対する分布インダクタンスもほぼ L_A と等しい。

【0017】図2の（b）に示される区間Bにおいては、信号線3の真下には電源層1は存在せず、また切抜き部2の長手方向の長さ $2\cdotL_1$ は、この長手方向において信号線3と電源層1との間で容量結合が生じにくくようこの例では $2\cdot1\text{cm}$ としている。従って信号線3の分布容量 C_B と分布インダクタンス L_B は、GND層4との間で求めればよく、上記式（1）～（5）の計算結果は、 $C_B = 0.43\text{ pF/cm}$ 、 $L_B = 7.95\text{nH/cm}$ 、特性インピーダンス Z_B と信号遅延時間 T

ABは、それぞれ $Z_{AB} = 13.5, 9.7$ Ω、 $T_{AB} = 0.058$ nS/mとなる。従ってこの例においては、信号線3は、その区間A、B毎に、特性インピーダンスが7.0Ω、13.6Ωと交互に変化し、また信号遅延時間が0.061nS/m、0.058nSと交互に変化する。

【0018】ここで前記SCS規格では、伝送信号の立上り時間 t_r の最小でも2nS程度であり、この立上り時間 t_r に比較して、前記区間A、Bの信号遅延時間0.061nS/m、0.058nSはさわめて小さく、この大小関係が成立されている場合には、信号線3の[区間A、B]間の特性インピーダンスの不整合は生じない。従って信号線3は、区間AとBを合成した特性インピーダンスが一様に連続しているものとみなすことが可能であり、この合成した特性インピーダンス Z_{AB} は次の式(6)によって算出することができる。

【0019】

【数6】

$$Z_{AB} = \sqrt{\frac{L_A + L_B}{C_A + C_B}} \quad \dots (6)$$

【0020】この例においては、 Z_{AB} は9.7Ωととなり、SCS規格である100Ω±10%以内に特性インピーダンスを制御することができたことになる。また図1の多層プリント基板を用いて、信号伝送線路の特性インピーダンスを5.0～7.0Ωにしたい場合には、電源層1における切抜き部2を廃止し、基板裏面全面を電源層1のベタ領域に変更すればよいので、特性インピーダンスの変更はさわめて容易である。

【0021】図3は本発明に係るプリント基板の信号伝送線路の配線構造の実施形態を示す例であり、信号線と電源層1の切抜き部2とを直上からみた例である。図3において、S1～S8は#1～#18信号線、S9はSCS用LS1であり、内部に信号の送信の可能な双方向性LS1～LS8を含んでいる。LS9は外部接続用コネクタで、内部に接続端子7～8Sを含んでいる。

【0022】前記SCS規格によれば、信号線の本数は18本であり、通常外部接続用コネクタ70からSCS用LS150までの配線長は20cm以内となっている（但し例外的に20cm以上の場合もある）。そしてこの信号線の特性インピーダンスが100Ω±10%以内と規定されている。そこで図3の実施形態においては、この18本の信号線のパターン配線を所定間隔（例えば各パターン配線の中心間隔がり、3.1mm）で、外部接続用コネクタ70とSCS用LS150との間を並列に配線し、この18本の信号線に対して共通の切抜き部2を複数個設けるようにした。

【0023】いま、18本の信号線のパターン配線Dに、前記間隔例により0.31mm×17=5.27mmを要するとすると、図3における切抜き部2は、前記

バーン配線幅Dの上下にそれぞれ長さL₁（この例では1.0cm）を加えた長さ（この例では2.527cm）をその長手方向（図の上下方向）の長さとし、前記L₁（この例では1.0cm）をその幅方向（図の左右方向）の長さとし、前記L₁（この例では1.0cm）をその配列間隔とした。上記の例により、いま短冊形状の切抜き部2の幅L₂=1.0cm、その配置間隔L₃=1.0cmとし、また外部接続用コネクタ70からSCS用LS150までの信号線のパターン配線長を約20cmとすれば、切抜き部2は10個設ければよいことになる。

【0024】ここで前記短冊形の切抜き部2の幅L₂とその配置間隔L₃の設定法について説明する。まず幅L₂については、図1の斜視図を参照し、このL₂を余り小さくすると、信号線3の区間Bと電源層1との間に容量結合が生じ、切抜き部2を設けた効果が少くなる。換言すると信号線3の区間AとBの特性インピーダンス Z_A と Z_B の差が小さくなる。反対にこのL₂を余り大きくすると、区間AとBにおける信号遅延時間T_{AB}とT_{BA}との差が大きくなり、その境界面で特性インピーダンスの不整合が生じ信号伝送不好ましくなる。従って切抜き部2の幅L₂は、信号線3の区間Bと電源層1との間の容量結合量を小さくして、区間Bにおける信号線3の特性インピーダンスを所望値にすると共に、区間AとBとの信号遅延時間の差が余り大きくならないようにして、この例ではL₂=1.0cm=1.0cmとした。

【0025】次に切抜き部2の長手方向の長さL₁（図3の例）、または2・L₁（図3の例）におけるL₁について説明する。まず図2の（b）例においては、信号線3は1本のみで、そのパターン配線幅Wはり1.2mmであり、2・L₁・W（この例では2・1.2・1.2mm）は近似的に2・L₁（この例では2cm）と等しいとみなして、上記長手方向の長さを2・L₁とした。しかし図3のように信号線3の本数が増加し、そのパターン配線幅Wも無視できない値の場合には、このパターン配線幅Wの上下にそれぞれL₁（この例では1.0cm）の長さを加え、長手方向の長さを2・L₁・Dとした。上記L₁の設定法は、図2の（b）例を参照し、信号線3の区間Bと電源層1との間の容量結合を可及的に小さくして、区間AとBとの間の特性インピーダンスの変化が所望値となるようにすみのとし、この例ではL₁=1.0cmとした。

【0026】図1においては、プリント基板が多層プリント基板における信号線の特性インピーダンスの制御例を示したが、本発明はこの多層プリント板のみに限定されるものではない。例えれば通常の両面プリント基板の一方の面をGNDベタ層又は電源ベタ層として、他方の面に信号線の配線パターンを設ける場合にも、この基板の一方の面の信号線配線パターンの真下に位置する他方の面のGNDベタ層又は電源ベタ層の一部に複数の切抜き部を設けて、同様に信号線の特性インピーダンス

を制御することができる。

【0027】

【発明の効果】以上のように本発明によればプリント基板平面全面に電源ベタ層又はグランドベタ層を有するプリント基板の信号伝送線路の配線構造において、前記信号伝送線路の配線パターンの真下に位置する前記電源ベタ層又はグランドベタ層の部分に、所定の形状及び大きさの切抜き部を所定の間隔で複数個配列することにより、前記信号伝送線路の特性インピーダンスの値を可変制御するようにしたので、共通のプリント基板を用いて、仕様に応じて、プリントパターン化された信号伝送線路の特性インピーダンスの値を任意の値に、例えば $40\sim70\Omega$ とすることも、また 100Ω とすることもできるという効果が得られる。

【図面の簡単な説明】

【図1】本発明に係る多層プリント基板の信号伝送線路の配線構造を示す斜視図である。

【図2】図1の信号線3の区間A、Bにおける分布容量を説明する図である。

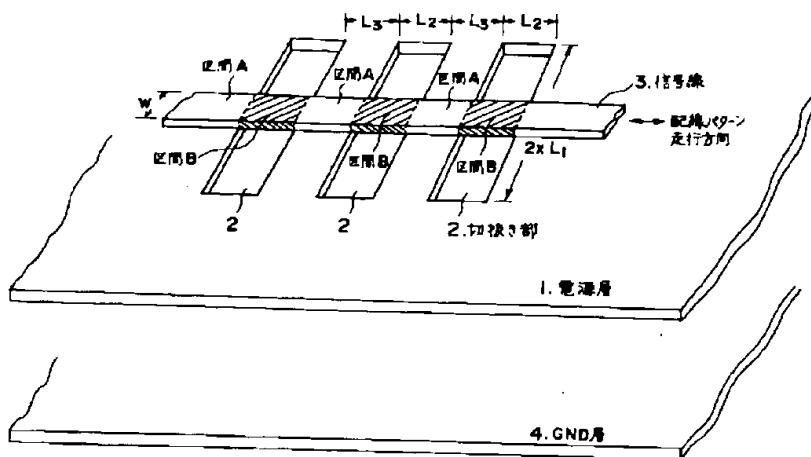
【図3】本発明に係るプリント基板の信号伝送線路の配線構造の実施形態を示す図である。

【図4】多層プリント基板の断面構造を示す図である。

【符号の説明】

- 10 1 電源層
- 2 切抜き部
- 3 信号線
- 4 GND層

【図1】



本発明に係る多層プリント基板の信号伝送線路の配線構造を示す斜視図

【図2】

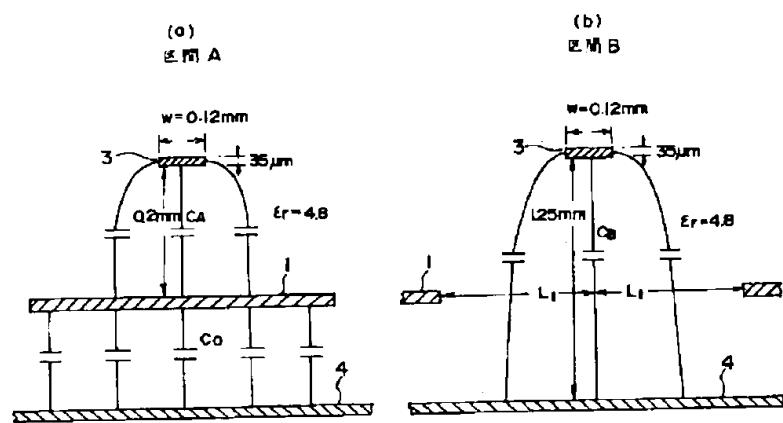
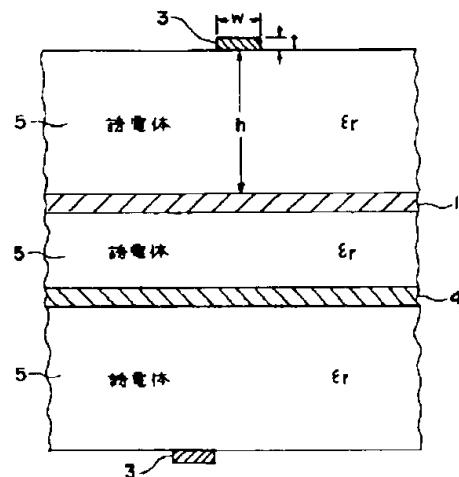


図1の信号線3の区間A、Bにおける分布容量を説明する図

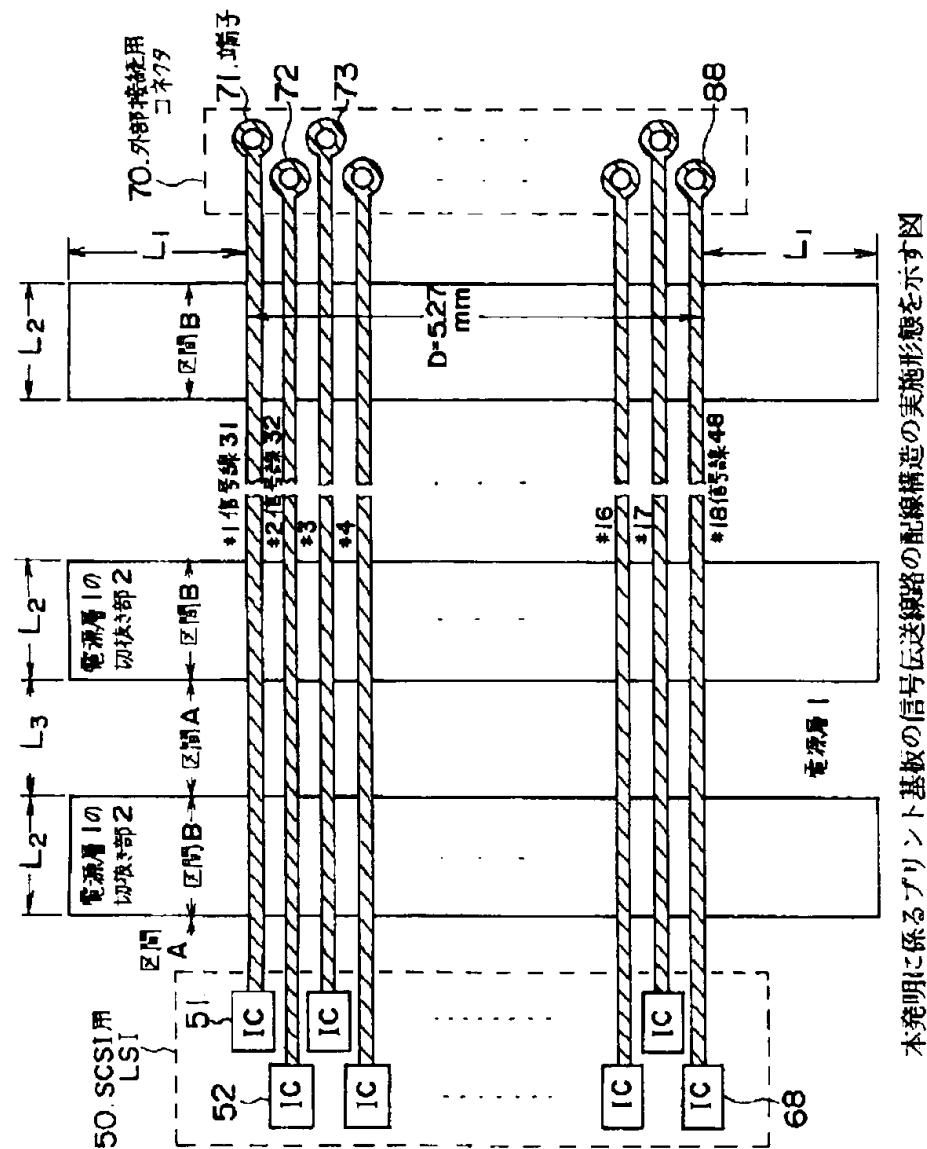
【図4】



w : パターン幅
 t : パターン厚さ
 h : 隔電体厚さ
 ϵ_r : 比隔電率

多層プリント基板の断面構造を示す図

【図3】



本発明に係るプリント基板の信号伝送線路の配線構造の実施形態を示す図